

## Systèmes logiques 2

<b>Domaine</b>	Ingénierie et Architecture
<b>Filière</b>	Génie électrique
<b>Orientation</b>	Electronique embarquée et Mécatronique (EEM)
<b>Mode de formation</b>	Plein temps

### Informations générales

Nom	: Systèmes logiques 2
Identifiant	: SysLog2
Années académiques	: 2015-2016, 2016-2017, 2017-2018, 2018-2019, 2019-2020, 2020-2021, 2021-2022
Responsable	: Etienne Messerli
Charge de travail	: 120 heures d'études
Périodes encadrées	: 64 (= 48 heures)

Semestre	E1	S1	S2	E2	S3	S4	E3	S5	S6
Cours						32			
Laboratoire						32			

### Connaissances préalables recommandées

L'étudiant-e doit connaître et savoir utiliser les notions suivantes :

- fonctions logiques de base et représentation des nombres en binaire (non signé, signé en C2, hexadécimal)
- fonctions standards combinatoires (multiplexeurs, décodeurs, comparateurs, additionneurs).
- conception de systèmes logiques combinatoires hiérarchiques (décomposition)
- fonctions standards séquentielles (compteurs, registres à décalages)
- concevoir des systèmes logiques séquentiels à l'aide de bascules, compteurs, registres et machine d'état.

Les unités d'enseignements MUI (Microcontrôleurs et microinformatique) et BSL (bases de systèmes logiques) permettent d'acquérir ces connaissances.

### Objectifs

A l'issue de cette unité d'enseignement, l'étudiant-e sera capable de :

- appliquer le flot de développement d'un système numérique avec des outils EDA récents et le langage VHDL de la description jusqu'à l'intégration dans un circuit logique programmable
- décrire en VHDL synthétisable des systèmes combinatoires et séquentiels composés de fonctions standards
- appliquer des bancs de test VHDL pour vérifier le fonctionnement des systèmes développés
- concevoir des circuits implémentant sous forme combinatoire (décomposition spatiale) et sous forme séquentielle (décomposition temporelle) les opérations d'addition, de soustraction et de multiplication pour des nombres entiers;
- concevoir un organigramme global d'une machine séquentielle synchrone (MSS) complexe de petite taille ;
- identifier des fonctions standards à partir de l'organigramme global, définir une répartition des fonctions entre l'unité de commande et l'unité de traitement, concevoir une unité de traitement spécialisée, établir un organigramme détaillé et concevoir une unité de commande câblée (graphe des états)
- décrire en VHDL des machines séquentielles synchrones complexes comprenant une unité de commande (graphe d'état) et une unité de traitement spécialisée (fonctions standards)

A l'issue des travaux pratiques en laboratoire, principalement destinés à l'assimilation des connaissances et à l'acquisition d'expérience dans le développement de systèmes logiques, l'étudiant-e sera en outre capable de :

- utiliser des outils de conception assistée par ordinateur (schématique, vérification, synthèse et intégration dans un circuit logique programmable) ;
- construire et mettre au point un prototype de laboratoire pour des systèmes combinatoires et séquentiels simples ;
- rédiger un journal de travail détaillé.

Pour les travaux de laboratoire, les étudiants utilisent le langage de description matériel VHDL et des logiciels EDA utilisés dans l'industrie (QuestaSim, Quartus II, ISE). Ils utilisent pour leur réalisation des circuits logiques programmables récents.

### Contenu et formes d'enseignement

Répartition des périodes indiquée à titre informatif.

**Cours:** 32 périodes

- |  |    |
|--|----|
| - Méthodologie de conception : flot de développement d'un système numérique avec des outils EDA récents. Introduction au langage de description de matériel VHDL pour la synthèse.   | 4  |
| - Le langage VHDL: les instructions concurrentes. Description de systèmes logiques combinatoire.   | 2  |
| - Le langage VHDL: l'instruction process et les instructions séquentiels. Description de systèmes logiques séquentiels (éléments mémoires, compteurs, registres et de machines d'état).  | 4  |
| - Arithmétique : Réalisations combinatoires et séquentielles des opérations d'addition, de soustraction et de multiplication en virgule fixe sur des entiers non signés et signés (en complément à 2).   | 10 |
| - Systèmes logiques séquentiels complexes: Schéma-bloc d'une machine séquentielle synchrone (MSS) complexe. Description à l'aide d'organigrammes grossiers. Partition unité de commande et unité de traitement. Etablissement d'organigrammes détaillés. Conception de l'unité de traitement spécialisée et d'unités de commande câblées (graphe des états). Description en VHDL de MSS complexes. | 12 |

**Laboratoire:** 32 périodes

- |  |    |
|--|----|
| - Conception, réalisation et mise au point d'un circuit combinatoire.  | 6  |
| - Conception, réalisation et mise au point d'un circuit séquentiel simple (décomposition selon la structure d'un système séquentiel : combinatoire + registres).                         | 6  |
| - Conception, réalisation et mise au point d'un circuit de calcul arithmétique (décomposition UC/UT fourni).   | 10 |
| - Conception, réalisation et mise au point d'un circuit séquentiel synchrone complexe avec application de la partition UC/UT et description d'un graphe d'état pour l'unité de commande. | 10 |

### Bibliographie

Support de cours de la HEIG-VD:

- Présentation PowerPoint du cours SysLog2: <http://reds.heig-vd.ch/formations/bachelor>
- Electronique Numérique, 4ème tome, Systèmes séquentiels avancés MSS complexes, Etienne Messerli, Sylvain Krieg, Mars 2013, Version 0.4b
- Systèmes numériques : Numération et arithmétique, Chapitre X, Serge BOADA, 1993, Révision février 2011
- Manuel VHDL, synthèse et simulation, Etienne Messerli, Septembre 2007, Version 6-a

- voir site REDS: <http://reds.heig-vd.ch/formations/Manuels>

Livres:

- VHDL. Introduction à la synthèse logique. Philippe Larcher, Eyrolles, 1997 Livre facile d'accès, recommandé pour débiter avec le langage VHDL
- Le langage VHDL : du langage au circuit, du circuit au langage, J. Weber & M. Meaudre, Dunod, 4ème édition, 2011
- Digital Design - Principles & Practices, John F. Wakerly, Pearson, 4ème édition ,2007

### Contrôle de connaissances

**Cours** : l'acquisition des matières de cet enseignement sera contrôlée au fur et à mesure par des tests et des travaux personnels tout au long de son déroulement. Il y aura au moins 3 tests d'une durée totale d'au moins 2 périodes.

**Laboratoire** : ils seront évalués sur la base des rapports de manipulation, à 3 reprises au minimum.

### Calcul de la note finale

Note finale = moyenne cours x 0.5 + moyenne laboratoire x 0.5