

## Architectures des ordinateurs

<b>Domaine</b>	Ingénierie et Architecture
<b>Filière</b>	Informatique et systèmes de communication
<b>Orientation</b>	Sécurité informatique (ISCS)
<b>Mode de formation</b>	Plein temps

### Informations générales

Nom:	:	Architectures des ordinateurs
Identifiant:	:	ARO
Année académique	:	2020-2021
Responsable:	:	Romuald Mosqueron
Charge de travail:	:	90 heures d'études
Périodes encadrées:	:	64 (= 48 heures)

Semestre	E1	S1	S2	E2	S3	S4	E3	S5	S6
Cours			32						
Laboratoire			32						

### Connaissances préalables recommandées

L'étudiant doit connaître et savoir utiliser les notions suivantes :

- Représentations des nombres,
- Algèbre de Boole, Table de Karnaugh,
- Systèmes combinatoires: multiplexeurs, décodeurs, circuits arithmétiques,
- ALU: unité arithmétique et logique
- Systèmes séquentiels simples: bascules, registres, machines d'état

L'unité d'enseignement SYL permet d'acquérir ces connaissances.

### Objectifs

A l'issue du module, l'étudiant-e sera capable de :

1. Décrire et expliquer le fonctionnement des éléments de base d'un ordinateur, leurs caractéristiques, leurs performances et leurs interactions,
2. Décrire l'organisation de la mémoire d'un système à processeur, les divers types de mémoire et des technologies, ainsi que sa gestion,
3. Décrire le fonctionnement de la microarchitecture d'un processeur,
4. Décrire le fonctionnement de la mémoire cache et de la mémoire virtuelle,
5. Programmer avec des commandes de base en assembleur ARM - Thumb.

### Contenu et formes d'enseignement

*Répartition des périodes indiquée à titre informatif.*

**Cours:** 32 périodes

- Historique et architecture d'un ordinateur

- Fonctionnement entre les différents éléments d'un ordinateur	2
- Les mémoires	2
- Micro-architecture d'un processeur simple et notion de programme en ARM	8
- Floating point IEEE 754	2
- Gestion du pipeline d'un processeur	6
- Fonctionnement de la mémoire cache	4
- Fonctionnement de la mémoire virtuelle (MMU)	4
- Performances	2

**Laboratoire:** 32 périodes

- Simulateur de l'architecture d'un processeur simple et notion de programme	16
- Simulateur d'un pipeline	8
- Simulateur de la mémoire cache	4
- Simulateur de la mémoire virtuelle	4

**Bibliographie**

- Systèmes électroniques numériques complexes / Alexandre Nketsa, Damien Delauzun. Ellipses, Technosup 2012.
- ARM assembly language; fundamentals and techniques / Hohl, William. Taylor & Francis 2009
- ARM System-on-Chip Architecture / Steve Furber . Pearson 2000

**Contrôle de connaissances****Cours:**

l'acquisition des matières de cet enseignement sera contrôlée au fur et à mesure par des tests et des travaux personnels tout au long de son déroulement. Il y aura au moins 2 tests d'une durée totale d'au moins 2 périodes.

**Laboratoire:**

ils seront évalués sur la base des rapports de manipulation, à 3 reprises au minimum.

**Examen:**

L'atteinte de l'ensemble des objectifs de formation sera vérifiée lors d'un contrôle final commun écrit d'une durée de 60 minutes.

**Matériel autorisé:**

- Information communiquée directement par l'enseignant.

**Calcul de la note finale**

Note finale = moyenne cours x 0.3 + moyenne laboratoire x 0.2 + moyenne examen x 0.5

Fiche validée le 15.08.2020 par Donini Pier