

Unité préparatoire de systèmes logiques

Domaine	Ingénierie et Architecture
Filière	Génie électrique
Orientation	Electronique embarquée et Mécatronique (EEM)
Mode de formation	Plein temps

Informations générales

Nom	: Unité préparatoire de systèmes logiques
Identifiant	: UPSysLog
Année académique	: 2021-2022
Responsable	: Etienne Messerli
Charge de travail	: 60 heures d'études
Périodes encadrées	: 36 (= 27 heures)

Semestre	E1	S1	S2	E2	S3	S4	E3	S5	S6
Cours	16								
Laboratoire	20								

Connaissances préalables recommandées

Néant

Objectifs

Pour des questions d'organisation, l'unité ne comportera cette année que 24 périodes. Les objectifs non enseignés sont en italique.

A l'issue de cette unité d'enseignement, l'étudiant-e sera capable de :

- Représenter des nombres entiers en binaire;
- Convertir des nombres entiers non signés entre les bases 2, 10 et 16;
- *Représentation de nombre BCD et représentation de nombres entiers signés en C2;*
- Décrire textuellement un comportement logique combinatoire et l'exprimer de façon formelle;
- Connaître les principaux théorèmes de l'algèbre de BOOLE et de les appliquer pour simplifier une fonction logique;
- Etablir la table de vérité d'une fonction logique combinatoire (TDV);
- Etablir le schéma logique d'une fonction logique combinatoire;
- *Conversion d'un schéma logique en portes NAND à 2 entrées;*
- Construire une table de KARNAUGH et l'utiliser pour simplifier des fonctions logiques;
- *Aspects techniques des circuits logiques;*
- *Conception et analyse du fonctionnement de la bascule asynchrone RS;*
- Expliquer le fonctionnement des bascules de base: latch D, flip-flop D;
- Etablir le chronogramme d'un système séquentiel synchrone simple.

A l'issue des travaux pratiques en laboratoire, l'étudiant-e sera en outre capable de :

- Utiliser des appareils de mesure standard tels que sonde logique et l'oscilloscope;
- Concevoir, réaliser et tester un circuit logique combinatoire simple;
- *Concevoir, réaliser et tester une bascule réalisée avec des portes logiques de bases (circuits TTL);*

- Introduction au logiciel Logisim pour l'édition schématique de circuits logiques et simulation de ceux-ci.
- *Concevoir, réaliser (saisie schéma dans Logisim) et tester un circuit séquentiel simple.*

Contenu et formes d'enseignement

Répartition des périodes indiquée à titre informatif.

Cours: 16 périodes

- codification (systèmes de numération en base 2, 10 et 16, représentation des nombres entiers) 2
- fonctions logiques de base : NON, ET, OU, 1
- fonctions logiques à deux variables 1
- descriptions textuelle et formelle d'un comportement logique combinatoire 2
- algèbre de BOOLE (postulats et théorèmes, réduction de fonctions) 1
- spécification d'une fonction logique à l'aide de la table de vérité (TDV), formes canoniques et schéma logique avec portes ET, OU, NON, 1
- simplification de fonctions au moyen de tables de KARNAUGH, expression sous forme de sommes de produits ou produits de sommes, schéma logique avec portes ET, OU, NON, NON-ET, NON-OU 2
- bascules : latch, flip-flop D (DFF) 2
- Matières supprimées: nombres BCD, le code ASCII, conversion schéma porte NAND, aspects techniques des portes logiques, bascules RS asynchrone et maître-esclave, structure interne des bascules latch et flip-flop 4

Laboratoire: 20 périodes

- câblage et mesure d'une porte logique avec divers moyens 4
- conception, réalisation, simulation et test d'un circuit logique simple avec des portes 4
- réalisation, analyse, simulation et test d'un système séquentiel simple 4
- Matières supprimées: étude détaillée des bascules latch et flip-flop, conception et réalisation d'un registre à décalage 8

Bibliographie

Support de cours de la HEIG-VD:

- Présentation PowerPoint du cours UPSylog: <http://reds.heig-vd.ch/formations/bachelor>
- Electronique Numérique, 1er tome, Systèmes combinatoires, Etienne Messerli, Yves Meyer, Septembre 2010, Version 1.4

- voir site REDS: <http://reds.heig-vd.ch/formations/Manuels>

Livres:

- Systèmes numériques, de Thomas L. Floyd, Edition Reynald Goulet (Canada), 7ème édition (pré-requis)
- Electronique numérique, Merat, Moureau, Allay, Ed. Nathan

Contrôle de connaissances

Cours : l'acquisition des matières de cet enseignement sera contrôlée au fur et à mesure par des tests et des travaux personnels tout au long de son déroulement. Il y aura au moins 2 tests d'une durée totale d'au moins 1 période.

Laboratoire : Ils seront évalués sur la base de rapports et d'évaluations orales, à 2 reprises au minimum

Calcul de la note finale

Note finale = moyenne cours x 0.5 + moyenne laboratoire x 0.5