

Architectures des ordinateurs

Domaine	Ingénierie et Architecture
Filière	Informatique et systèmes de communication
Orientation	Systèmes informatiques embarqués (ISCE)
Mode de formation	Temps partiel/En emploi

Informations générales

Nom	: Architectures des ordinateurs
Identifiant	: ARO
Années académiques	: 2021-2022, 2022-2023
Responsable	: Romuald Mosqueron
Charge de travail	: 90 heures d'études
Périodes encadrées	: 64 (= 48 heures)

Semestre	E1	S1	S2	E2	S3	S4	E3	S5	S6	E4	S7	S8
Cours						32						
Laboratoire						32						

Connaissances préalables recommandées

L'étudiant-e doit connaître et savoir utiliser les notions suivantes :

- représentations des nombres ;
- algèbre de Boole, table de Karnaugh ;
- systèmes combinatoires: multiplexeurs, décodeurs, circuits arithmétiques ;
- ALU: unité arithmétique et logique ;
- systèmes séquentiels simples: bascules, registres, machines d'état.

L'unité d'enseignement SYL permet d'acquérir ces connaissances.

Objectifs

A l'issue de cette unité, l'étudiant-e sera capable de :

1. décrire et expliquer le fonctionnement des éléments de base d'un ordinateur, leurs caractéristiques, leurs performances et leurs interactions ;
2. décrire l'organisation de la mémoire d'un système à processeur, les divers types de mémoire et des technologies, ainsi que sa gestion ;
3. décrire le fonctionnement de la microarchitecture d'un processeur ;
4. décrire le fonctionnement de la mémoire cache et de la mémoire virtuelle ;
5. programmer avec des commandes de base en assembleur ARM - Thumb.

Contenu et formes d'enseignement

Répartition des périodes indiquée à titre informatif.

Cours: 32 périodes

- Historique et architecture d'un ordinateur 2
- Fonctionnement entre les différents éléments d'un ordinateur 2
- Les mémoires 2
- Micro-architecture d'un processeur simple et notion de programme en ARM 8
- Gestion du pipeline d'un processeur 6
- Fonctionnement de la mémoire cache 4
- Fonctionnement de la mémoire virtuelle (MMU) 2
- Performances 2
- Tests 4

Laboratoire: 32 périodes

- Simulateur de l'architecture d'un processeur simple et notion de programme 16
- Simulateur d'un pipeline 8
- Simulateur de la mémoire cache 4
- Simulateur de la mémoire virtuelle 4

Bibliographie

- Systèmes électroniques numériques complexes / Alexandre Nketsa, Damien Delauzun. Ellipses, Technosup 2012.
- ARM assembly language; fundamentals and techniques / Hohl, William. Taylor & Francis 2009
- ARM System-on-Chip Architecture / Steve Furber . Pearson 2000

Contrôle de connaissances

Cours : l'acquisition des matières de cet enseignement sera contrôlée au fur et à mesure par des tests et des travaux personnels tout au long de son déroulement. Il y aura au moins 2 tests d'une durée totale d'au moins 2 périodes.

Laboratoire : ils seront évalués sur la base des rapports de manipulation, à 3 reprises au minimum.

Examen : L'atteinte de l'ensemble des objectifs de formation sera vérifiée lors d'un contrôle final commun écrit d'une durée de 90 minutes.

Matériel autorisé :

- Information communiquée directement par l'enseignant.

Calcul de la note finale

Note finale = moyenne cours x 0.3 + moyenne laboratoire x 0.2 + moyenne examen x 0.5